

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 6 月 2 日 (02.06.2005)

PCT

(10) 国際公開番号
WO 2005/051057 A1

- (51) 国際特許分類: H05K 3/32
- (21) 国際出願番号: PCT/JP2004/017276
- (22) 国際出願日: 2004 年 11 月 19 日 (19.11.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2003-392676
2003 年 11 月 21 日 (21.11.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 小林 仁 (KOBAYASHI, Hitoshi) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP). 永島 光典 (NAGASHIMA, Mitsunori)

[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP).

(74) 代理人: 吉田 稔, 外 (YOSHIDA, Minoru et al.); 〒5430014 大阪府大阪市天王寺区玉造元町 2 番 3 2-1 3 0 1 Osaka (JP).

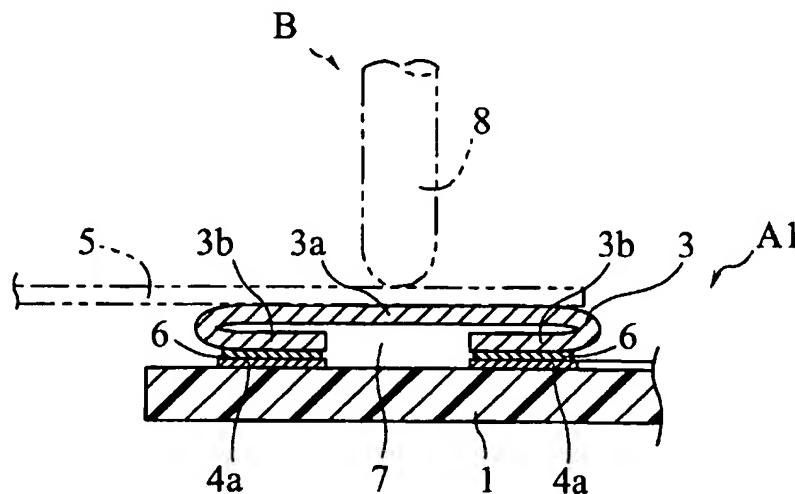
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI

[続葉有]

(54) Title: CIRCUIT BOARD

(54) 発明の名称: 回路基板



(57) Abstract: A circuit board (A1) includes an insulative substrate (1), a conductive pad (4a) formed on the substrate, and a metal piece (3) bonded to the pad via a solder layer (6). The metal piece (3) has a welding portion (3a) to which an external-connection terminal (5) is welded. A gap (7) is provided between the welding portion (3a) and the substrate (1). The welding portion (3a) and the solder layer (6) are separated by the gap (7).

(57) 要約: 回路基板 (A1) は、絶縁性の基板 (1) と、この基板上に形成された導電性パッド (4a) と、このパッドにハンダ層 (6) を介して接合される金属片 (3) とを含んでいる。金属片 (3) は、外部接続用端子 (5) が溶接される溶接部 (3a) を有する。この溶接部 (3a) と基板 (1) との間には、空隙 (7) が形成されている。溶接部 (3a) とハンダ層 (6) とは、空隙 (7) を介して離間している。



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE,
SN, TD, TG).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書